

Process Watch：蠶食你的良率

作者：David W. Price 與 Douglas G. Sutherland

作者按語：Process Watch 探索了了一系列半導體產業製程管制（缺陷檢測與量測）的關鍵概念。根據先前探討製程管制 10 大根本法則的相關文獻，新一系列的連載將著重說明製程管制的附加趨勢，包括積體電路生產的成功實施策略及益處。

簡介

在上一篇 Process Watch 文章中[1]，我們顯示了大的偏差通常易於檢測，但是發現小的偏差則需要結合高檢出率和低雜訊。我們還指出，根據我們的經驗，通常是這些小的偏差最終會導致晶圓廠更大的產品損失。災難性偏差最初影響巨大，但是幾乎總能被迅速偵測到。相比之下，較小的「微偏差」有時會持續數週之久，造成數百或者數千個批次的良率受到影響。

圖 1 顯示了微偏差的例子。作為參考，最上部的圖表描述了晶圓廠中實際發生的情況，批號 300 處發生了偏差。中間的圖表顯示出透過有效檢測策略能發現相同的偏差；儘管由於採樣和不完美的擷取率而產生一些雜訊，但是通常仍有可能在幾個批次內就發現偏差。底部的圖表表明，如果晶圓廠採用折衷的檢查策略，會出現怎樣的偏差 — 低檢出率、高檢出率變異性，或者大量無害缺陷；在這種情況下，數十個批次受到影響後，晶圓廠的工程師才會有足夠信心識別出偏差，以採取糾正措施。

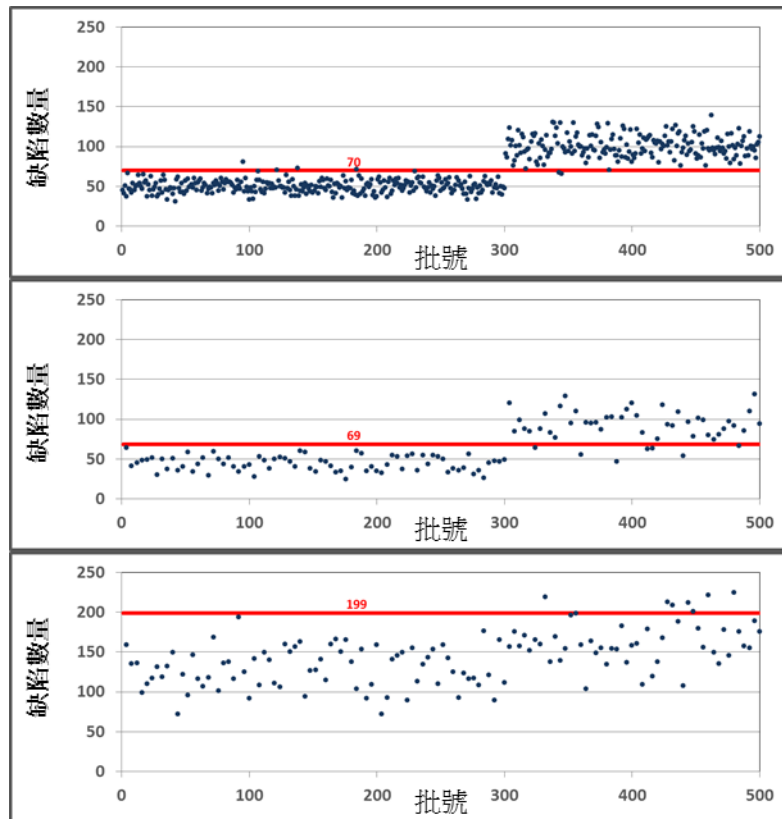


圖 1. 微偏差圖解。上圖：晶圓廠實際發生的情況。中圖：透過有效控制策略的觀點發現偏差（平均有 2.5 個批次受影響）。下圖：從折衷的檢測策略角度觀察偏移（大約 40 批受到影響）。

不幸的是，圖 1 下圖所描述的場景實在太常見了。採用看起來無傷大雅的成本節約措施，例如降低取樣或者使用較低靈敏度檢測儀，卻會使控制策略迅速失效[2]。此外，有發現較大偏差的能力，就是在能有效地監控各層可能讓晶圓廠產生虛假的安全感。

微偏差

表 1 顯示了災難性偏差和微偏差之間的區別。正如其名稱暗示的那樣，微偏差是距基線的細微偏離。當然，偏差也可以上述二者之間的任何形式出現。

表 1：災難性偏差相較於微偏差

	災難性偏差	微偏差
晶圓級良率損失	高	低
基線偏離	$\gg 3\sigma$	$< 3\sigma$
發生頻率	罕見	非常頻繁
開始	梯級式	梯級或偏離
偵測難易度	通常容易	非常困難
偵測前的常見持續時間	短	長

大多數（幾乎所有）的製程工具都會發生此類基線偏移——畢竟，這就是晶圓廠採用嚴格的定期預防性維護 (PM) 的原因。但是預防性維護成本昂貴（零件、勞動力、生產時間損失），因此晶圓廠傾向於將其間隔時間儘可能地延長。

由於單一的微偏差極小，因此很難從測線終點 (EOL) 的良率資料中觀察到。它們通常只能透過同時發生的數十個微偏差累積在 EOL 良率資料中看到；即使看上去更像是基線良率損失。其結果是，晶圓廠工程師常常會使用「臘腸術」（「salami slicing」）或「一分錢刮鬚」（「penny shaving」）等術語，因為這些短語描述了一系列微小的行動不斷積累，形成一個整體，就會產生巨大後果 [3]。

微偏差通常會因以下原因結束：(a) 晶圓廠偵測偏差，並修理造成偏差的工具；或者 (b) 晶圓廠很幸運，定期的預防性維護措施解決了問題，並將工具恢復至其基線。在後一種情況下，晶圓廠可能永遠都不知道問題曾經發生過。

多個同時發生的微偏差疊加

為了理解這些多個微偏差的疊加所產生的影響，認識到以下情況非常重要：

1. 在不同層（不同製程工具）上的微偏差會在不同時間出現和消失
2. 微偏差會造成不同程度的缺陷率或基線偏離
3. 微偏差的持續時間不同

換言之，每個微偏差都有各自的特徵段、振幅和波長。實際上，將各個微偏差想像為波形非常有用，它們組合起來可以形成一個累加波形。從數學上來說，我們可以應用疊加原理[4]模擬有作用的微偏差對良率造成的最終影響。

圖 2 展示了在一個 1,000 步半導體製程中同時發生 1 個、5 個以及 10 個微偏差所造成的累積影響。在本例中，我們假定基線良率為 90%，每個微偏差造成 2% 的基線良率損失，並且會在開始後的第 10 批時偵測到。正如預期，單個微偏差的影響力微不足道，但其疊加影響力則極為可觀。

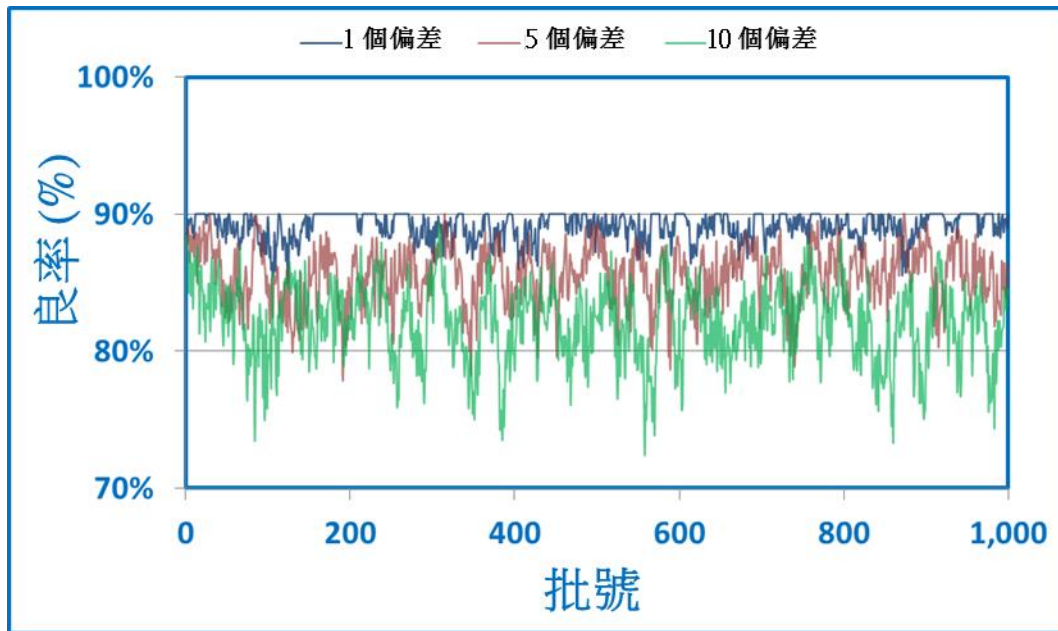


圖 2. 在 1,000 步製程中同時發生 1 個、5 個和 10 個微偏差的疊加影響力：良率損失和變化均有增加。

有趣的是，我們注意到，圖 2 中的最下方的曲線似乎提示晶圓廠有基線良率問題。但是，看似只有 80% 的基線良率實際上是 90%，但許多同時發生的微偏差使之降低到 80%。這一差別非常重要，因為這將影響晶圓廠會採用何種方法以提升平均良率。在出現真正的基線良率問題的情況下，晶圓廠應該投入資源來進行實驗，以評估潛在的製程改善（實驗設計 (DOE)、分批實驗和失效分析等）。工程師嘗試準確指出找出十幾個持續變化的良率損失來源的這些活動將最終證明是令人失望的。

正確推斷出這一良率損失實際上源自於微偏差的晶圓廠工程師，會轉而將注意力集中在實施更加嚴格的製程工具監控策略上。他們會特別檢查製程工具監控器檢測的靈敏度和頻率；根據製程工具的不同，這些監控器可能是無圖樣晶圓上的裸晶圓檢測儀，和/或產品晶圓上的雷射掃描檢測儀。目標是確保這些檢測可以及時偵測到微偏差，而不僅僅是大偏差。

圖 3 中可以看到改善的製程工具監控策略的影響。透過提升檢出率（靈敏度），減少非關鍵性缺陷的數量（採用前/後檢測，或使用有效的分類程序），並減少其他雜訊源，晶圓廠就可以將受影響的產品從 40 批降至 2.5 批。這一舉措，反過來又能夠顯著降低良率損失和波動。

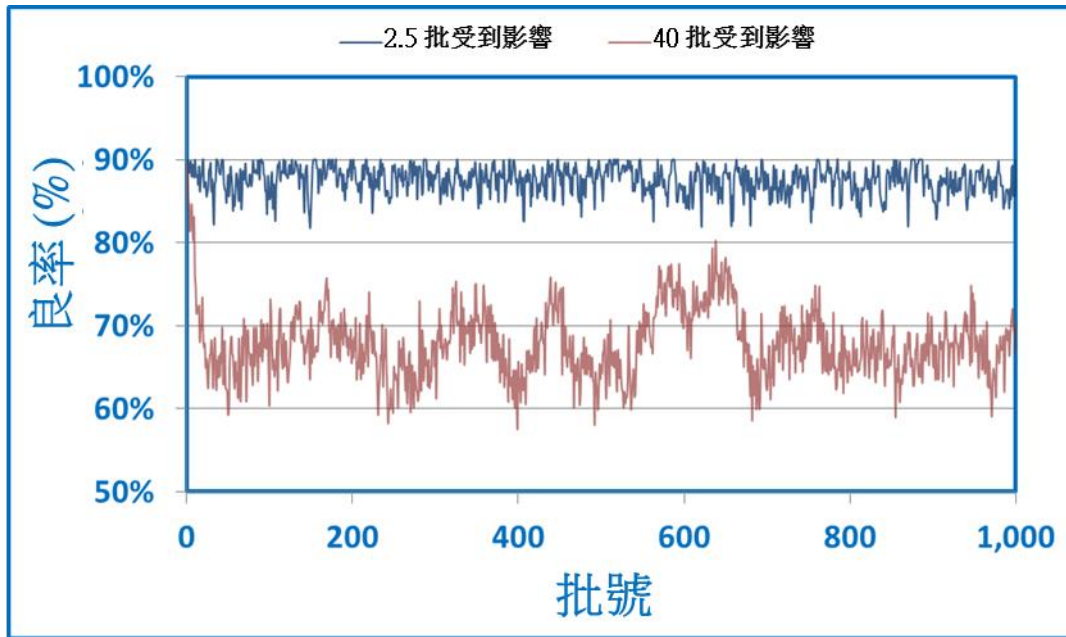


圖 3. 10 個同時發生的微偏差對於採用折衷檢測策略的晶圓廠（棕色曲線，大約 40 批面臨風險）以及採用有效製程工具監控策略的晶圓廠（藍色曲線，大約 2.5 批面臨風險）產生的影響。

總結

大多數晶圓廠在發現災難性缺陷偏差方面的工作都很出色。微偏差更常見，卻也更加難以偵測。通常在許多不同層會同時發生完全未能偵測到的極小偏差，。這些微偏差疊加起來，會導致無法解釋的良率損失和無法解釋的良率變化。

作為良率工程師，您必須提防這一點。僅用於防止災難性偏差的檢測策略，會讓您產生該層已得到有效監控的虛假安全感——實際上，您會漏掉許多層層削弱或「蠶食」您的良率的微小事件。

參考文獻：

- 1) Process Watch：[Know Your Enemy（瞭解你的敵人）](#)，*Solid State Technology（固態技術）*，2015 年 3 月
- 2) Process Watch：[Fab Managers Don't Like Surprises（半導體廠經理們不喜歡任何意外）](#)，*Solid State Technology（固態技術）*，2014 年 12 月
- 3) https://en.wikipedia.org/wiki/Salami_slicing
- 4) https://en.wikipedia.org/wiki/Superposition_principle

作者簡介：

David W. Price 博士是 KLA-Tencor 公司的資深總監。Douglas Sutherland 是 KLA-Tencor 公司的首席科學家。在過去 10 年間，Price 博士和 Sutherland 博士一直與 50 多家半導體積體電路製造商直接合作，協助他們最佳化整體檢測策略，以實現最低總成本。此系列文章試圖對他們在這些工作中觀察到的一些普遍經驗進行總結。